

PROBLEM NEPONOVljivOSTI SIMULACIJ ELEKTRIČNIH VEZIj

Matej Šalamon, Tomaž Dogša

Univerza v Mariboru, Fakulteta za elektrotehniko računalništvo in informatiko,
Maribor, Slovenija

Ključne besede: simulatorji električnih vezij, benchmark testiranje, neponovljivost rezultatov, kaotična vezja, Chujev oscilator, nepravilnost.

Izvleček: Najkvalitetnejši simulatorji SPICE, kljub svoji relativni zrelosti, zmeraj ne zagotavljajo pravih rezultatov, na kar opozarjajo številni znanstveni prispevki /1/, /2/, /3/, /4/, /5/, /6/, /7/.

Naš prispevek opozarja na še eno kritično nepravilnost omenjenih simulatorjev - neponovljivost rezultatov simulacij. Ugotovili smo, da se lahko ta pojavi, kadar simuliramo vezje z istim simulatorjem, inštaliranim na platformah z različnimi procesorji. Zaradi tega je smiselno preveriti, ali današnji simulatorji zagotavljajo ponovljivost rezultatov in kvantitativno ovrednotiti njihovo morebitno neponovljivost. V ta namen smo predlagali primerno testno vezje in tri stopenjsko metriko za ocenjevanje neponovljivosti, ki jo je mogoče uporabiti tudi pri ocenjevanju kakovosti simulatorjev.

Problem of Non-repeatability of the Circuits Simulation

Key words: circuit simulators, benchmark testing, non-repeatability of results, chaotic circuits, Chua's oscillator, anomaly.

Abstract: SPICE circuit simulators are indispensable tools for integrated circuits design and for variety of scientific research activities. In spite of their mature age this simulators can give erroneous results /1/, /2/, /3/, /4/, /5/, /6/, /7/.

If we repeat the simulation on a different computer with the same simulator it is expected that results will not differ significantly. This property is called repeatability. There are a variety of situations where repeatability could be a problem. Repeated simulation can be performed with the same simulator on the same type of a computer, or with a different simulator on the same or on a different type of a computer, or with the same simulator installed on a different computer. We have focused on repeatability testing of different SPICE simulators installed on different platforms running transient analysis.

If the repeatability is not assured it is reasonable to evaluate the non-repeatability. Since deviations can occur between reference and repeated results in different ways, we have proposed three different non-repeatability measures. First order non-repeatability measure is used for the evaluation of time value deviations of time-domain waveforms. Second order non-repeatability measure evaluates dissimilarities of time-domain waveforms, and third order measure evaluates the deviation of global circuit behavior. To address this problem a functional testing of simulators were used.

Testing simulators with circuits of CircuitSim90 benchmark suite did not expose any repeatability problems. We have discovered that chaotic circuits are more efficient for the detection of non-repeatability because they are hypersensitive to the initial conditions. Chua's oscillator was selected as a representative member of chaotic circuits.

We have found out that some simulators did not ensure repeatability of results if they have been installed on different platforms. It was also discovered that the non-repeatability was most frequent if simulators were installed on the platforms with processors made by different manufactures. The consequences of non-repeatability were: significant time value deviations of time-domain waveforms and dissimilarities of their form. The type of processors however does not have significant influence on the circuit's global behavior.

The reasons for this anomaly and possibilities of its elimination were also addressed. The reason could be one or more errors in simulator's code or in the compiler, which allows different interpretations of the same processor instructions on different types of processors.

1. Uvod

Najkvalitetnejši simulator električnih vezij, ki se uporablja v industriji, različnih znanstveno-raziskovalnih in izobraževalnih institucijah, je simulator SPICE (Simulation Program with Integrated Circuit Emphasis). Njegovo jedro, ki je javna last, je bilo razvito med leti 1972 in 1992 na Kalifornijski Univerzi Berkeley, v sodelovanju z Bellovimi laboratoriji. Vgrajeno je v številne komercialne različice, katerih kakovost lahko primerjamo s pomočjo standardne benchmark zbirke *CircuitSim90* /8/. Najpogosteje primerjamo hitrosti simulatorjev in njihovo uspešnost pri reševanju konvergenčnih problemov /9/, /10/, /11/. Namen primerjalnih testov pa ni samo primerjanje izbranih karakteristik (npr. hitrosti, kon-

vergence) ampak pridobiti širši vpogled v kakovost simulatorja. Primerjalni testi se lahko uporabijo tudi za merjenje uspešnosti novih in izboljšanih algoritmov /12/ ter za odkrivanje nepravilnosti simulatorjev, ki so še zmeraj prisotne.

V letu 1993 sta Angelo Brambilla in Dario D'Amore opozorila na nepravilne rezultate, ki se pojavijo z analizo prehodnega pojava pri zelo preprostih linearnih vezij. V prispevku /1/ ugotavljata, da je razlog za nepravilne rezultate hiba trapezne integracijske metode, nikakor pa ne njena implementacija ali topologija vezij ter uporabljeni modeli. Opozorila sta na frekvenčno popačenje časovnih odzivov in lažni prehodni pojav.

Velikokrat se zgodi, da rešitev ne konvergira, kar povzroči prekinitev simulacije. Ti problemi nastopijo zaradi iterativnega iskanja rešitev, predvsem pri enosmernih analizah in analizi prehodnega pojava. Charles Hymowitz v literaturi /4/ opisuje reševanje tovrstnih težav.

Avtorji prispevkov /5/ in /6/ opisujejo problematiko numeričnega integriranja na primeru vezja s pozitivno povratno vezavo. Analitično določen časovni odziv je neomejen, rezultat simulacije pa kaže, da je odziv omejen. Kot glavni vzrok nepravilnosti navajajo nepravilno izbran korak numeričnega integriranja, kar pa je mogoče odpraviti.

Posledica nepravilno izbranega koraka integriranja je lahko ne le frekvenčno popačenje /1/, ampak tudi lažno kaotično obnašanje vezij. Zaradi prevelikega dopustnega koraka numeričnega integriranja se lahko pojavi frekvenčno popačen odziv že pri preprostem linearnem LC vezju /2/, /3/. V primeru nelinearnega vezja (Colpittsovega oscilatorja) pa je odziv celo lažne kaotične narave.

Če ponovimo simulacijo, pričakujemo, da bomo dobili skoraj identične rezultate. To lastnost imenujemo ponovljivost simulacije. Ponovno simulacijo lahko izvedemo z istim simulatorjem na istem računalniku, z istim simulatorjem na drugem računalniku, ali s podobnim simulatorjem na istem ali drugem računalniku. V prispevku se bomo omejili na situacijo, ko ponovno simulacijo izvedemo z istim simulatorjem na drugem računalniku.

V tem prispevku se bomo ukvarjali s vprašanjem, ali današnji simulatorji električnih vezij zagotavljajo ponovljivost rezultatov simulacij. Problematika ponovljivosti rezultatov simulacij je opisana v drugem poglavju, v katerem je predlagana tri stopenjska metrika za kvantitativno ocenjevanje neponovljivosti rezultatov. V tretjem poglavju so opisani rezultati testiranja.

2. Neponovljivost simulacije

Predpostavimo, da s simulatorjem A simuliramo vezje. Rezultate te simulacije poimenujemo referenčni rezultati in jih označimo z A. Rezultate, ki jih dobimo s ponovno simulacijo istega vezja, označimo z B. Če se ti rezultati razlikujejo od referenčnih za manj kot dopuščamo, je ponovljivost zagotovljena. Kadar rezultati simulacij A in B odstopajo za več kot dopuščamo, govorimo o neponovljivosti rezultatov. Če primerjamo rezultate analize prehodnega pojava (TRAN), se odstopanja med A in B kažejo na tri načine:

1. Z različnimi vozliščnimi potenciali. Oblike časovnih potekov so identične. Bistvenih razlik v globalnem obnašanju testnega vezja ni.
2. Z različnimi vozliščnimi potenciali in različnimi oblikami časovnih potekov. Bistvenih razlik v globalnem obnašanju testnega vezja ni.
3. Z različnimi vozliščnimi potenciali, različnimi oblikami časovnih potekov in z različnim globalnim obnašanjem testnega vezja.

Z ozirom na navedene načine odstopanj, smo predlagali tudi kvantitativne ocene za: neponovljivost trenutnih vred-

nosti signalov – neponovljivost I. stopnje ($M1$), neponovljivost oblik signalov neponovljivost II. stopnje ($M2$) in neponovljivost globalnega obnašanja vezja – neponovljivost III. stopnje ($M3$). Naveden vrstni red ustreza stopnjevanju neponovljivosti rezultatov simulacij.

2.1 Mera za neponovljivost trenutnih vrednosti signalov

Rezultat analize prehodnega pojava je m časovnih potekov napetosti in tokov. Posamezni časovni potek je opisan z n trenutnimi vrednostmi. Časovne poteke napetosti in tokov, ki jih dobimo s simulacijo A, zapišimo z vrstičnimi vektorji v matriki $\mathbf{X}$:

$$\mathbf{X} = \begin{bmatrix} \mathbf{x}_1 \\ \mathbf{x}_2 \\ \vdots \\ \mathbf{x}_m \end{bmatrix} = \begin{bmatrix} x_1(t_1) & x_1(t_2) & \cdots & x_1(t_n) \\ x_2(t_1) & x_2(t_2) & \cdots & x_2(t_n) \\ \vdots & \vdots & \ddots & \vdots \\ x_m(t_1) & x_m(t_2) & \cdots & x_m(t_n) \end{bmatrix}. \quad (1)$$

Z matriko $\mathbf{Y}$ na podoben način označimo rezultate simulatorja B. Namen ocene neponovljivost I. stopnje je ovrednotiti odstopanja trenutnih vrednosti časovnih potekov tokov in napetosti, ki jih dobimo pri simulaciji A in s ponovno simulacijo B. Odstopanja trenutnih vrednosti ovrednotimo s pomočjo razdalj med vrstičnimi vektorji matrik $\mathbf{X}$ in $\mathbf{Y}$. Razdaljo med k -tima vrstičnima vektorjema $\mathbf{x}_k$ in $\mathbf{y}_k$ izračunamo s pomočjo enačbe:

$$d(\mathbf{x}_k, \mathbf{y}_k) = \sum_{i=1}^n |x_k(t_i) - y_k(t_i)|. \quad (2)$$

Komponente vektorja $\mathbf{x}_k$ naj bodo referenčne, komponente vektorja $\mathbf{y}_k$ pa tiste, ki jih z referenčnimi primerjamo. Vsaka komponenta vektorja $\mathbf{y}_k$ se sme razlikovati od komponente vektorja $\mathbf{x}_k$ za največ Δx . Če je Δx *dopustno odstopanje* komponent vektorja $\mathbf{y}_k$ od komponent vektorja $\mathbf{x}_k$ izraženo v odstotkih, je *dopustna razdalja* med k -tima vektorjema $\mathbf{x}_k$ in $\mathbf{y}_k$ določena z enačbo:

$$\varepsilon_k = \begin{cases} \frac{|\Delta x|}{100} \sum_{i=1}^n |\zeta| & ; x_k(t_i) = 0 \quad i = 1, 2, \dots, n \\ \frac{|\Delta x|}{100} \sum_{i=1}^n |x_k(t_i)| & ; \text{sicer} \end{cases}, \quad (3)$$

pri čemer je ζ minimalna, od nič različna, v računalniku predstavljiva, vrednost.

Privzemimo, da je dopustno odstopanje Δx za vse pare primerjanih vrstičnih vektorjev matrik $\mathbf{X}$ in $\mathbf{Y}$ enako. Rezultati simulacij A in B so *ponovljivi* le, če so razdalje med vsemi primerjanimi časovnimi poteki manjše ali enake dopustnim:

$$\varepsilon_1 \geq d(\mathbf{x}_1, \mathbf{y}_1) \wedge \varepsilon_2 \geq d(\mathbf{x}_2, \mathbf{y}_2) \wedge \dots \wedge \varepsilon_m \geq d(\mathbf{x}_m, \mathbf{y}_m). \quad (4)$$

Kadar ta pogoj ni izpolnjen, so rezultati simulacij *neponovljivi*. Za kvantitativno oceno neponovljivosti I. stopnje predlagamo naslednjo mero:

$$M1 = \sqrt{\sum_{k=1}^m d(\mathbf{x}_k, \mathbf{y}_k)^2} \quad (5)$$

Vrednost $M1$ je tem večja, čim več je odstopanj med trenutnimi vrednostmi časovnih potekov in čim večja so. Če želimo primerjati neponovljivost, ki se pojavi pri različnih testnih vezij, moramo $M1$ ustrezno normirati. Normiranje lahko izvedemo tako, da posamezno oceno $M1$ normiramo z normo vektorja dopustnih razdalj:

$$M1^* = \sqrt{\sum_{k=1}^m \varepsilon_k^2} = \frac{|\Delta x|}{100} \sqrt{\sum_{k=1}^m \left(\sum_{i=1}^n |x_k(t_i)| \right)^2}. \quad (6)$$

Če izberemo zadostno majhen Δx in ne pride do neponovljivosti, potem bo tudi zagotovljena ponovljivost oblik in globalnega obnašanja.

2.2 Mera za neponovljivost oblik signalov

$M2$ se nanaša na obliko časovnih potekov napetosti oziroma tokov. Ker so lahko rezultati simulacij A in B oblikovno podobni tudi, če so vzorci trenutnih vrednosti primerjanih časovnih potekov med seboj nekoliko zamaknjeni, smo za ocenjevanje oblikovnega odstopanja uporabili maksimalno vrednost križnokorelacijskih funkcij $r_{xkyk}(j)$ vseh m časovnih potekov.

Časovna poteka $\mathbf{x}_k$ in $\mathbf{y}_k$ sta maksimalno korelirana, ko križnokorelacijska funkcija $r_{xkyk}(j)$ zavzame maksimalno ekstremno vrednost. Če je ta +1 obstaja med $\mathbf{x}_k$ in $\mathbf{y}_k$ popolna pozitivna koreliranost, če je ta vrednost -1, obstaja med njima popolna inverzna koreliranost, če pa je 0, med $\mathbf{x}_k$ in $\mathbf{y}_k$ ni linearne povezave.

Časovna poteka $\mathbf{x}_k$ in $\mathbf{y}_k$ sta oblikovno tem manj podobna, čimbolj je maksimalna vrednost križnokorelacijske funkcije $r_{xkyk}(j)$ oddaljena od vrednosti +1. Če je maksimalna vrednost križnokorelacijske funkcije $r_{xkyk}(j) \leq 0$, sta časovna poteka $\mathbf{x}_k$ in $\mathbf{y}_k$ oblikovno nepodobna.

Oblikovno nepodobnost primerjanih časovnih potekov lahko ocenimo s pomočjo naslednje mere:

$$M2 = 1 - \frac{1}{m} \sum_{k=1}^m r_k, \quad (7)$$

pri čemer je r_k maksimalna vrednost križnokorelacijske funkcije:

$$r_k = \begin{cases} \max_j (r_{xkyk}(j)) & ; \max_j (r_{xkyk}(j)) > 0 \\ 0 & ; \max_j (r_{xkyk}(j)) \leq 0 \end{cases}$$

za $j = -(n-1), -(n-2), \dots, 0, 1, 2, \dots, (n-1)$. (8)

Neponovljivost oblik signalov je tem večja, čim večja je vrednost $M2$, ki je lahko iz intervala $[0, +1]$.

Primerjana časovna poteka $\mathbf{x}_k$ in $\mathbf{y}_k$ sta podobna, če je vrednost r_k večja ali enaka *minimalni dopustni vrednosti* r_{min} ,

ki lahko zavzame vrednosti iz intervala $(0, +1]$. Če to velja za vse primerjane časovne poteke:

$$r_{min} \leq r_1 \wedge r_{min} \leq r_2 \wedge \dots \wedge r_{min} \leq r_m, \quad (9)$$

se oblike napetosti oziroma tokov, dobljenih s ponovno simulacijo, bistveno ne razlikujejo od referenčnih.

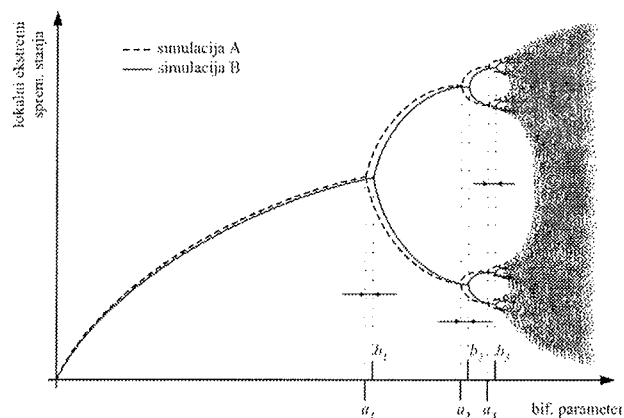
2.3 Mera za neponovljivost globalnega obnašanja

Namen ocenjevanja neponovljivosti III. stopnje je ovrednotiti odstopanja med globalnim obnašanjem testnega vezja pri referenčni simulaciji A in ponovni simulaciji B. Globalno obnašanje testnega vezja ocenimo na osnovi njegovih značilnih lastnosti - bistvenih lastnosti, s katerimi je mogoče okarakterizirati in oceniti njegovo obnašanje. Tipične značilne lastnosti so: pasovna širina, vhodna upornost, preklopna napetost, harmonska popačenja, frekvenca osciliranja itd.

Odstopanja med globalnim obnašanjem testnega vezja pri simulaciji A in ponovni simulaciji B bodo tem večja, čim večja bodo odstopanja med njegovimi istovrstnimi značilnimi lastnostmi. Ker imajo lahko različna vezja različne in različno število značilnih lastnosti, je mera za neponovljivosti III. stopnje odvisna od vrste vezja.

Ker smo pri testiranju ponovljivosti uporabili kaotična testna vezja, smo to mero natančno definirali za tovrstna vezja. Za značilno lastnost smo izbrali mejo med kaotičnim in ne kaotičnim režimom delovanja.

S pomočjo simulatorja A določimo m bifurkacijskih točk: $a_1, a_2, \dots, a_m$, ki nastopijo pri bifurkacijah s podvojitvijo periode in jih odčitamo iz bifurkacijskega diagrama (slika 1). Ta predstavlja odvisnost maksimalnih vrednosti izbrane spremenljivke stanja v vezju od bifurkacijskega parametra tj. parametra, s katerim lahko vplivamo na kvalitativne spremembe v obnašanju vezja.



Slika 1: Bifurkacijska diagrama, ki ju dobimo s pomočjo rezultatov simulacij A in B.

Mejo med kaotičnim in ne kaotičnim režimom /13/ določa enačba:

$$a_{\infty} = (a_2 - a_1) \cdot \left(\frac{1}{\delta_a - 1} \right) + a_2. \quad (10)$$

Pri tem je δ_a Feigenbaumova konstanta, ki jo izračunamo s pomočjo izraza:

$$\delta_a = \lim_{k \rightarrow m} \frac{a_k - a_{k-1}}{a_{k+1} - a_k} \approx \frac{a_m - a_{m-1}}{a_{m+1} - a_m}. \quad (11)$$

Na podoben način določimo mejo kaotičnosti b_{∞} , ki jo izračunamo iz podatkov, dobljenih s ponovno simulacijo.

Za oceno nepodobnosti med globalnim obnašanjem testnega vezja predlagamo naslednjo mero¹:

$$M3 = \left| \frac{a_{\infty} - b_{\infty}}{a_{\infty}} \right| \cdot 100 [\%]. \quad (12)$$

Nepodobnost globalnega obnašanja testnega vezja je tem večja, čim večja so odstopanja med mejnima vrednostma a_{∞} in b_{∞} .

Predpostavimo, da je globalno obnašanje testnega vezja, določeno s simulacijo B še podobno globalnemu obnašanju določenim s simulacijo A, če meja med kaotičnim in ne kaotičnim režimom delovanja vezja v obeh primerih ne odstopa za več kot Δ [%]:

$$a_{\infty} - \frac{a_{\infty} \cdot \Delta}{100} \leq b_{\infty} \leq a_{\infty} + \frac{a_{\infty} \cdot \Delta}{100}. \quad (13)$$

Če pogoj (13) ni izpolnjen, je globalno obnašanje testnega vezja popolnoma nepodobno kar pomeni, da so rezultati simulacij *totalno neponovljivi*.

3. Testiranje ponovljivosti rezultatov simulacij

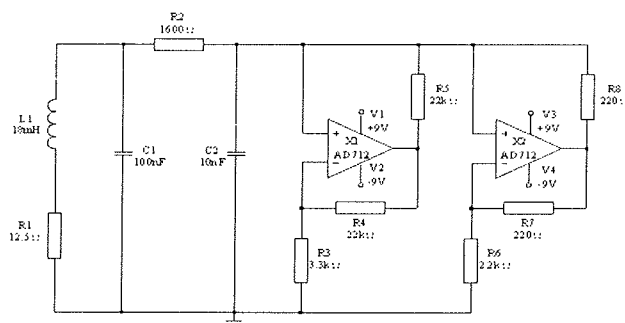
Testirali smo ponovljivost rezultatov simulatorja, ki je bil inštaliranih na platformah z različnimi procesorji. Ker je bila uporabljena ista izvršna koda, smo pričakovali, da bodo rezultati ponovnih simulacij popolnoma enaki referenčnim. Ugotovili smo, da vezja iz standardne benchmark zbirke *CircuitSim90* niso zaznala nobene neponovljivosti. Ker so kaotična vezja hiperobčutljiva na začetne pogoje, smo za testiranje ponovljivosti izbrali Chujev oscilator (slika 2).

Ugotovili smo, da je detekcija neponovljivosti uspešna le:

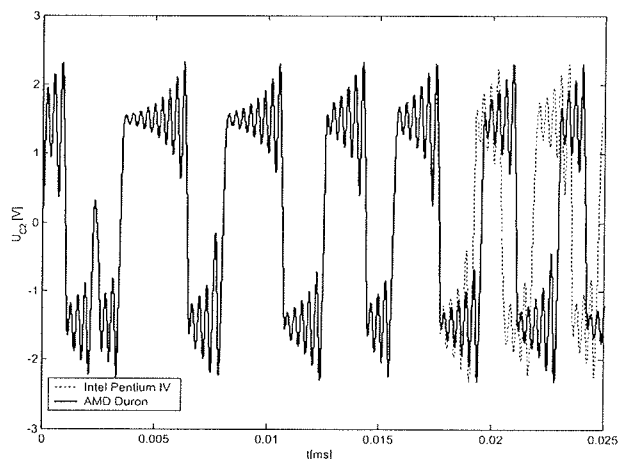
1. če je obnašanje testnega vezja kaotično in,
2. če je izbran dovolj velik čas trajanja analize prehodnega pojava.

Dejanska neponovljivost lahko ostane nezaznavna:

1. če je osciliranje Chujevega oscilatorja periodično, ali
2. če je kljub kaotičnemu režimu delovanja, izbran prekratek čas trajanja analize prehodnega pojava (glej sliko 3).



Slika 2: Chujev oscilator /14/ – testno vezje za testiranje ponovljivosti rezultatov simulacij.



Slika 3: Divergenca časovnih potekov napetosti na kondenzatorju C2 v Chujevem oscilatorju, ($R2=1600\Omega$), simuliranem na platformi s procesorjem AMD Duron in Intel Pentium IV, je zelo očitna šele po približno 17.5ms.

Podobne rezultate smo dobili tudi z drugimi kaotičnimi vezji. Testiranje smo izvedli na raznih platformah in z različnimi verzijami simulatorja SPICE proizvajalcev: *Intusoft*, *OrCAD*, *PENZAR Development*, *Linear Technology Corporation*, *FERI Ljubljana* – skupina CAD in *Mentor Graphics*. Le pri nekaj simulatorjih se problem neponovljivosti ni pojavil.

3.1 Ocene neponovljivosti trenutnih vrednosti signalov

V poglavju 2.1 smo privzeli, da bodo rezultati simulacij ponovljivi, če nobena od razdalj med referenčnimi časovnimi poteki in časovnimi poteki, ki jih dobimo pri ponovnih simulacijah, ne presega dopustne. Pri testiranju smo privzeli, da je dopustno odstopanje trenutnih vrednosti primerjanih časovnih potekov Δx enako $\pm 0.01\%$.

Ocene neponovljivosti rezultatov simulacij, ki smo jih dobili pri testiranju enega izmed simulatorjev SPICE, inštaliranega na platformah z različnimi procesorji, so zapisane v tabeli 1 in so podane v normirani obliki $M1/M1^*$.

¹ Ker v primeru predlaganega testnega vezja mejna vrednost bifurkacijskega parametra a_{∞} ne more biti nič, smo M3 definirali kot relativna odstopanja med vrednostma a_{∞} in b_{∞} .

Tabela 1: Ocene $M1/M1^*$ za enega izmed simulatorjev SPICE, inštaliranega na platformah z različnimi procesorji.

Referenčna platforma A s procesorjem	Platforma B s procesorjem						
	Cyrix (IBM) 6x86MX	AMD Duron	AMD Athlon XP	Intel Pentium MMX	Intel Pentium III	Intel Celeron (Willamette)	Intel Pentium IV
Cyrix (IBM) 6x86MX	-	12099.93	12099.93	11905.79	11905.79	11905.79	11905.79
AMD Duron	12082.59	-	0	11782.12	11782.12	11782.12	11782.12
AMD Athlon XP	12082.59	0	-	11782.12	11782.12	11782.12	11782.12
Intel Pentium MMX	11991.36	11883.84	11883.84	-	0	0	0
Intel Pentium III	11991.36	11883.84	11883.84	0	-	0	0
Intel Celeron (Willamette)	11991.36	11883.84	11883.84	0	0	-	0
Intel Pentium IV	11991.36	11883.84	11883.84	0	0	0	-

Ocene v tabeli 1 kažejo, da daje simulator:

1. neponovljive rezultate, če je inštaliran na platformah s procesorji različnih proizvajalcev;
2. ponovljive rezultate, če je inštaliran na platformah s procesorji istega proizvajalca – vrednosti $M1/M1^*$ so enake nič.

Glede na dobljene rezultate lahko zaključimo, da simulator zagotavlja oblikovno podobne časovne poteke napetosti in tokov v testnem vezju le, če je inštaliran na platformah z procesorjem istega proizvajalca. Vrednosti v tabeli 2 namreč kažejo, da je v teh primerih vrednost $M2$ enaka nič, v ostalih primerih pa pogoj (9) ni izpolnjen.

3.2 Ocene neponovljivosti oblik signalov

Z ocenjevanjem neponovljivosti II. stopnje smo ocenili oblikovno nepodobnost primerjanih časovnih potekov. Ker postane morebitna divergenca primerjanih časovnih potekov očitna šele po približno 50ms smo privzeli, da sta dva časovna poteka od tedaj oblikovno podobna, če je maksimalna vrednost pripadajoče križnokorelacijske funkcije večja ali enaka 0.8. Če je pri tem pogoj (9) zmeraj izpolnjen, simulator zagotavlja oblikovno podobne časovne poteke.

V tabeli 2 so podane ocene neponovljivosti II. stopnje za enega izmed simulatorjev.

3.3 Ocene neponovljivosti globalnega obnašanja

Ocena neponovljivosti III. stopnje vrednoti odstopanja v globalnem obnašanju testnega vezja. Po definiciji, opisani v poglavju 2.3, odstopanja ocenimo z odstopanjem meje med kaotičnim in ne kaotičnim režimom delovanja.

Pri ocenjevanju neponovljivosti III. stopnje smo se omejili na prve tri bifurkacijske točke. Za bifurkacijski parameter smo izbrali upornost $R2$, za opazovano spremenljivko stanja pa napetost kondenzatorju $C2$. Upornost $R2$ smo spreminjali na intervalu $1820\Omega \leq R2 \leq 1860\Omega$ po koraku 0.2Ω in v dobljenih časovnih potekih napetosti na kondenzatorju $C2$,

Tabela 2: Ocene neponovljivosti II. stopnje za enega izmed simulatorjev, inštaliranega na platformah z različnimi procesorji.

Referenčna platforma A s procesorjem	Platforma B s procesorjem						
	Cyrix (IBM) 6x86MX	AMD Duron	AMD Athlon XP	Intel Pentium MMX	Intel Pentium III	Intel Celeron (Willamette)	Intel Pentium IV
Cyrix (IBM) 6x86MX	-	0.8437	0.8437	0.8354	0.8354	0.8354	0.8354
AMD Duron	0.8437	-	0	0.8117	0.8117	0.8117	0.8117
AMD Athlon XP	0.8437	0	-	0.8117	0.8117	0.8117	0.8117
Intel Pentium MMX	0.8354	0.8117	0.8117	-	0	0	0
Intel Pentium III	0.8354	0.8117	0.8117	0	-	0	0
Intel Celeron (Willamette)	0.8354	0.8117	0.8117	0	0	-	0
Intel Pentium IV	0.8354	0.8117	0.8117	0	0	0	-

Tabela 3: Ocene neponovljivosti III. stopnje za enega izmed simulatorjev SPICE, inštaliranega na platformah z različnimi procesorji.

Referenčna platforma A s procesorjem	Platforma B s procesorjem						
	Cyrix (IBM) 6x86MX	AMD Duron	AMD Athlon XP	Intel Pentium MMX	Intel Pentium III	Intel Celeron (Willamette)	Intel Pentium IV
Cyrix (IBM) 6x86MX	-	$9.665 \cdot 10^{-4}$	$9.665 \cdot 10^{-4}$	$9.665 \cdot 10^{-4}$	$9.665 \cdot 10^{-4}$	$9.665 \cdot 10^{-4}$	$9.665 \cdot 10^{-4}$
AMD Duron	$9.665 \cdot 10^{-4}$	-	0	0	0	0	0
AMD Athlon XP	$9.665 \cdot 10^{-4}$	0	-	0	0	0	0
Intel Pentium MMX	$9.665 \cdot 10^{-4}$	0	0	-	0	0	0
Intel Pentium III	$9.665 \cdot 10^{-4}$	0	0	0	-	0	0
Intel Celeron (Willamette)	$9.665 \cdot 10^{-4}$	0	0	0	0	-	0
Intel Pentium IV							

poiskali lokalne maksimume. Njihovo odvisnost od vrednosti upornosti R2 smo opisali z bifurkacijskim diagramom.

S pomočjo enačbe (12) smo ocenili neponovljivosti III. stopnje, ki so zapisane v tabeli 3. Z ozirom na pogoj, opisan z enačbo (13), smo predpostavili, da so rezultati, ki jih daje simulator na referenčni platformi A in platformi B totalno neponovljivi, če je odstopanje med mejno vrednostjo bifurkacijskega parametra a_{∞} in b_{∞} večje od $\Delta = \pm 10\%$.

Na osnovi rezultatov ocenjevanja neponovljivosti III. stopnje smo ugotovili, da simulator, inštaliran na platformah z obravnavanimi procesorji, ne daje totalno neponovljivih rezultatov, saj je pogoj (13) v vseh primerih izpolnjen.

4. Sklep

V prispevku smo se ukvarjali s vprašanjem: ali današnji simulatorji električnih vezij zagotavljajo ponovljivost rezultatov simulacij? Ponovljivost rezultatov simulacij je zagotovljena takrat, kadar dobimo pri ponovitvi simulacije rezultate, ki so znotraj dopustnih odstopanj. Odstopanja med referenčnimi rezultati in rezultati ponovne simulacije se kažejo v različnih trenutnih vrednostih, v različnih oblikah potekov napetosti oziroma tokov in v različnem globalnem obnašanju vezja. Za te tri primere smo definirali ustrezne metrike, s katerimi lahko tudi ocenjujemo morebitno stopnjo neponovljivosti.

V prispevku smo se omejili na situacijo, ko ponovno simulacijo izvedemo z istim simulatorjem na drugem računalniku. Računalnika sta se razlikovala samo v vrsti mikroprocesorja, uporabljala pa sta isto izvršno kodo simulatorja. Kljub tej razliki, ki naj ne bi vplivala na rezultate simulacije, smo ugotovili, da v nekaterih primerih prihaja do neponovljivosti rezultatov simulacij. Ugotovili smo, da z vezji iz benchmark zbirke *CircuitSim90* ni možno zaznati neponovljivosti. Le pri simulaciji kaotičnih vezij se je pojavila neponovljivost trenutnih vrednosti in oblik signalov.

Na osnovi rezultatov testiranja ponovljivosti lahko zaključimo, da nekateri današnji simulatorji električnih vezij, na platformah z določenimi procesorji, ne zagotavljajo ponovljivih rezultatov in, da je neponovljivost mogoče zaznati le s pomočjo hiperobčutljivih testnih vezij. Ker benchmark zbirka *CircuitSim90* tovrstnih vezij ne vsebuje, predlagamo njeno razširitev s kaotičnim vezjem.

Vzrok za neponovljivost rezultatov je lahko ena ali več napak v programu simulatorja ali prevajalniku programa, ki dopuščajo različno interpretacijo istih procesorskih ukazov na različnih procesorjih. To je mogoče, saj se proizvajalci današnjih procesorjev do potankosti ne držijo IEEE standardov za aritmetiko s plavajočo vejico. Zraven tega nekatere lastnosti te aritmetike niso natančno specificirane, kar dopušča različnost implementacij. Proizvajalci procesorjev v svoje izdelke vgrajujejo tudi lastne dodatke, ki jih trenutni standardi ne obravnavajo.

Obstoj neponovljivosti rezultatov simulatorjev SPICE predstavlja njihovo novo nepravilnost, ki pa v mnogih primerih ostaja uporabniku prikrita.

5. Literatura

- /1/ A. Brambilla, D. D'Amore: *The simulation Errors Introduced by Spice Transient Analysis*, IEEE Transaction Circuits and Systems-I: Fundamental theory and applications, letnik 40, št. 1, januar 1993, str. 57-60.
- /2/ B. Peršič, I. Medič: *Chaotic Results of SPICE Simulator*, Proceedings of ECCTD '97, str. 1226-1230, Budapest 1997.
- /3/ B. Peršič N. Basarič: *Frequency warping and chaotic behaviour generated by Spice*, Informacije MIDEM, letnik 31, št. 1, marec 2001, str. 26-32.
- /4/ C. Hymowitz: *Step-by-step procedures help you solve Spice convergence problems*, EDN Magazine, marec 1994.
- /5/ P. Kinget, J. Crols, M. Ingles, E. Peluso: *Are Circuit Simulators Becoming Too Stable*, IEEE Circuits and Devices Magazine, letnik 10, št. 3, str. 50, maj 1994.
- /6/ B. Peršič: *Primer napačnega delovanja numerične integracije simulatorja SPICE*, Elektrotehniški vestnik, letnik 62, št. 2, leto 1995, str. 117-125.

- /7/ T. Tuma, F. Bratkovič: *Simulacija numeričnih napak pri matričnih operacijah*, ERK'93, Zbornik sedme Elektrotehniške in računalniške konference, zvezek A, str. 59-62.
- /8/ Computer-Aided Design Benchmarking Laboratory: http://ftp.cbl.ncsu.edu/www/CBL_Docs/csim90.html
- /9/ J.A. Barby, R. Guindi: *CircuitSim93: A circuit simulator benchmarking methodology case study*, Proc. IEEE Int. ASIC Conf., Rochester, NY, str.531-535, september 1993.
- /10/ J. E. Harlow III: *Overview of Popular Benchmark Sets*, IEEE Design & Test of Computers, letnik 17, št. 3, julij-september 2000, str. 15-17.
- /11/ Intusoft: *Benchmark Run Times*, <http://www.intusoft.com/benchmarks.htm>.
- /12/ T. Dogša: *Dodatni primerjalni testi za simulatorje SPICE*, Informacije MIDEM, letnik 31, št. 2, str. 88-93.
- /13/ R. C. Hilborn: *Chaos and Nonlinear Dynamics, An Introduction for Scientists and Engineers*, Oxford University Press, 2000, Second Edition.
- /14/ M. P. Kennedy: *Three steps to chaos. II. A Chua's circuit primer*, IEEE Transactions on Circuits and Systems I: Fundamental Theory and Applications, letnik 40, št. 10, oktober 1993, str. 657-674.

dr. Matej Šalamon
izr. prof. dr. Tomaž Dogša

oba UNIVERZA V MARIBORU
FAKULTETA ZA ELEKTROTEHNIKO,
RAČUNALNIŠTVO IN INFORMATIKO
2000 Maribor, Smetanova 17, Slovenija
e-mail: matej.salamon@uni-mb.si, tdogsa@uni-mb.si

Prispelo (Arrived): 13.11.2003 Sprejeto (Accepted): 25.02.2004