

ZMANJŠANJE POMNILNIŠKEGA PROSTORA ZA PRIMERE NEREKURZIVNIH SIT Z LINEARNIM POTEKOM FAZE V KLASIČNI IN MODIFICIRANI OBLIKI PORAZDELJENE ARITMETIKE

Bojan Jarc, Rudolf Babič

Univerza v Mariboru, Fakulteta za elektrotehniko računalništvo in informatiko,
Maribor, Slovenija

Ključne besede: digitalna obdelava signalov, digitalna sita z omejenim trajanjem impulznega odziva, porazdeljena aritmetika, modificirana porazdeljena aritmetika, zmanjšanje pomnilniškega prostora

Izveček: Porazdeljena aritmetika (PA) predstavlja bitno-serijski postopek izračuna aritmetične vsote produktov brez uporabe množilnikov. Zaradi svoje homogene strukture je primerna za implementacijo v vezjih FPGA in VLSI. Izvedba digitalnih sit je eden izmed možnih načinov uporabe PA. V prispevku smo se omejili na izvedbo digitalnih sit FIR z linearnim potekom faze, ki ne vnašajo fazne popačitve v izhodni signal in so za področje digitalne obdelave signalov še posebej zanimiva. Njihova posebnost so simetrični koeficienti impulznega odziva. Osnovni problem strukture v porazdeljeni aritmetiki predstavlja velikost pomnilniškega prostora za shranjevanje delnih vsot, ki narašča eksponentno s številom produktov oz. koeficientov sita FIR. Zato v našem prispevku podajamo pristop za zmanjšanje velikosti pomnilniškega prostora v katerem smo izkoristili simetričnost koeficientov impulznega odziva in nasprotno simetrični zapis delnih vsot. Zaradi simetrije koeficientov lahko pomnilniški prostor zmanjšamo iz 2^N na $2^{N/2}$ potrebnih naslovov. Z združitvijo tega pristopa z nasprotnosimetričnim zapisom delnih vsot lahko pomnilniški prostor zmanjšamo na $2^{N/2-1}$ naslovov. Redukcijo pomnilniškega prostora iz 2^N na $2^{N/2}$ potrebnih naslovov lahko dosežemo tudi v modificirani PA. Pravilnost predstavljenih struktur smo potrdili z rezultati simulacij. Izkaže se, da redukcija pomnilnika iz 2^N na $2^{N/2}$ naslovov negativno vpliva razmerje signal-šum izhodnega signala, kar pa v nekaterih primerih uspemo kompenzirati z nasprotnosimetričnim zapisom delnih vsot.

The memory reduction for linear phase FIR filters in classic and modified distributed arithmetic form

Key words: digital signal processing, finite impulse response digital filters, hardware realization, distributed arithmetic, modified distributed arithmetic, memory size reduction

Abstract: Distributed arithmetic (DA) is a parallel serial implementation of the sum of products with no multipliers needed. Because of its structure homogeneity it is suitable for implementation in FPGA and VLSI circuits. Realization of digital filters is one of the fields of DA usage. In this article we have restricted ourselves on the implementation of digital FIR filters with linear phase response. Linear phase filters do not distort phase of output signal and are therefore common choice in the field of digital signal processing. Their property of symmetric impulse response coefficients can be efficiently used in memory reduction process. One of the main problems of DA structure is the quantity of memory, needed for memorizing the precalculated sums of coefficients. The required memory increases exponentially with the number of filter coefficients. This is why in this article we present an approach in which we have taken the advantage of impulse response coefficients symmetry and anti-symmetrical presentation of the sums of coefficients. For the FIR filters with odd symmetry we can achieve memory reduction from 2^N to $2^{N/2}$ memory locations. Anti-symmetrical presentation of the sums of coefficients allows us to half the memory from 2^N to 2^{N-1} memory locations. We propose the conjunction of both approaches and thus we manage to achieve the reduction from 2^N to $2^{N/2-1}$ memory addresses. With the simulation results the correctness of proposed structure was confirmed. Since DA is fixed point arithmetic we have also analysed the influence of finite input word length and word length of sums of coefficients on signal-to-noise ratio (SNR). Simulation results show that the procedure of memory reduction from 2^N to $2^{N/2}$ have negative influence on SNR. To achieve the same SNR, the number of bits for sums of coefficients should be increased by one. Approach with anti-symmetrical sums of coefficients allows more appropriate normalization of coefficients and thus improvement of SNR. Consequently we achieve the same level of SNR as in basic DA without memory reduction. The memory reduction approach was also introduced in modified DA. Modified DA utilizes bipolar presentation of unipolar input signal to simplify the arithmetic-logic unit. In modified DA the reduction from 2^N to $2^{N/2}$ memory addresses was achieved. Same decrease of SNR was noticed as at the basic DA structure.

1. Uvod

Porazdeljena aritmetika (PA) predstavlja bitno-serijski postopek izračuna aritmetične vsote produktov z operacijo seštevanja vnaprej izračunanih delnih vsot (DV) shranjenih v pomnilniku. Koncept PA sta omenila že Anderson /1/ in Zohar /2/. Številne funkcije za digitalno procesiranje signalov lahko zapišemo v obliki aritmetične vsote. Med njimi tudi rekurzivna (IIR - *Infinite Impulse Response*) in nerekurzivna (FIR - *Finite Impulse Response*) digitalna

sita. Zaradi primernosti za implementacijo v vezjih FPGA in VLSI je bil bitno-serijski postopek uporabljen v različnih aplikacijah /3, 5, 6, 7/.

Konvolucijska vsota digitalnega sita FIR predstavlja tipično vsoto produktov. Osnovni problem sit FIR v obliki PA predstavlja velikost pomnilniškega prostora za shranjevanje delnih vsot. V osnovni obliki PA mora imeti pomnilnik 2^N naslovov, kjer N predstavlja število koeficientov sita. Tako že pri sitih z $N = 30$ potrebujemo pomnilnik z 109 naslovi. Iz

tega vidika so smiselna prizadevanja za zmanjšanje potrebnega pomnilniškega prostora.

Eden izmed znanih načinov zmanjšanja potrebnega števila pomnilniških lokacij je uporaba nasprotno simetričnih delnih vsot $/3/$. Pristop omogoča prepolovitev pomnilniškega prostora. Za primere simetričnih sit FIR lahko učinkoviteje zmanjšamo potreben pomnilniški prostor $/4, 5/$. Na račun dodatne zakasnitve zaradi dvojnega naslavljanja pomnilnika, število naslovnih linij prepolovimo.

Modificirana oblika PA je bila prvič predstavljena v $/8/$ in podrobneje opisana v $/9/$. Modificirana PA temelji na unipolarni predstavitvi bipolarnega vhodnega signala $x[n]$ oz. premaknitvi iz območja vrednosti $[-1, 1]$ v območje $[0, 2]$. Zaradi nasprotno simetrične narave DV omogoča prepolovitev pomnilniškega prostora.

Ta prispevek je organiziran kot sledi. V drugem poglavju je opisana osnovna oblika sita FIR v PA, v tretjem poglavju je opisana predlagana struktura za primere simetričnih sit z zmanjšanjem pomnilniškega prostora iz 2^N na $2^{N/2-1}$ naslovov. Četrto poglavje predstavlja postopek zmanjšanja pomnilniškega prostora v modificirani PA. V poglavju 5 so predstavljeni rezultati in v poglavju 6 zaključek.

2. Klasična oblika porazdeljene aritmetike

Konvolucijsko vsoto digitalnega sita FIR zapišemo z:

$$y[n] = \sum_{k=0}^{N-1} h[k]x[n-k]. \quad (1)$$

Pri tem je $h[k]$ k -ti koeficienti impulznega odziva, N predstavlja število koeficientov $h[k]$, z $x[n]$ ter $y[n]$ smo označili vhodno in izhodno zaporedje sita, ter n je časovni indeks. Predpostavimo, da so vrednosti vhodnega zaporedja $x[n]$ omejene v polodprtem intervalu $[-1, 1]$. Posamezni element zaporedja predstavimo z dvojiškim komplementom kot:

$$x[n] = -b_0[n] + \sum_{i=1}^{Bx-1} b_i[n]2^{-i}. \quad (2)$$

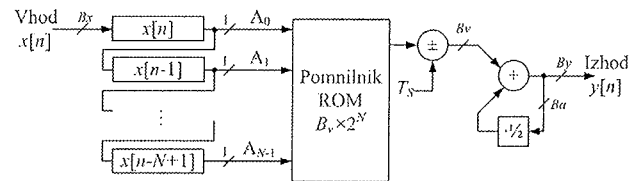
Pri tem je Bx število bitov za zapis $x[n]$ in $b_i[n]$ so binarne spremenljivke, ki lahko zavzamejo vrednost 0 ali 1. $b_0[n]$ predstavlja predznak in $b_{Bx-1}[n]$ najmanj utežni bit z utežno vrednostjo $2^{-(Bx-1)}$. Upoštevajoč (2) zapišemo (1) z:

$$y[n] = -v_0[n] + \sum_{i=1}^{Bx-1} v_i[n]2^{-i}, \quad (3)$$

pri tem so $v_i[n]$ delne vsote, ki jih izračunamo z:

$$v_i[n] = \sum_{k=0}^{N-1} h[k]b_i[n-k]. \quad (4)$$

Za izračun trenutne izhodne vrednosti potrebujemo le operacijo seštevanja in množenja z 2^{-i} . Množenje z 2^{-i} predstavlja pomik vsebine akumulatorja za i bitov na desno. Odštevanje zadnje delne vsote v_0 je izvedeno s prištevanjem dvojiškega komplementa v_0 . Delne vsote izračunamo vnaprej in jih zapišemo v pomnilnik velikosti $B_v \times 2^N$, kjer B_v predstavlja število bitov za zapis delnih vsot in N je število koeficientov $h[k]$. Izvedbo digitalnega sita v PA prikazuje slika 1.



Slika 1: Izvedba digitalnega sita FIR v PA.

T_s na sliki 1 predstavlja kontrolni signal za spremembo predznaka v_0 .

3. PA in sita FIR z linearnim potekom faze

V osnovi lahko imajo sita FIR poljuben amplitudni in fazni spekter. Posebnost so sita z linearnim potekom faze, ki so za področje digitalne obdelave signalov posebej zanimiva saj ne vnašajo dodatne fazne popačitve v izhodni signal. Posledično imajo takšna sita simetrične koeficiente $h[k]$. Glede na to ali imamo opravka s sodim ali lihim številom koeficientov govorimo o sodi ali lihi simetriji. Za oba primera simetrije velja:

$$h[k] = h[N-1-k], \quad k = 0, 1, \dots, N-1, \quad (5)$$

pri tem je N število koeficientov $h[k]$. Pri lihi simetriji centralni koeficient nima svojega simetričnega para. V obeh primerih sit je fazna zakasnitev $\Theta(\omega)$ linearno odvisna od frekvence in je:

$$\Theta(\omega) = \frac{N-1}{2} \omega. \quad (6)$$

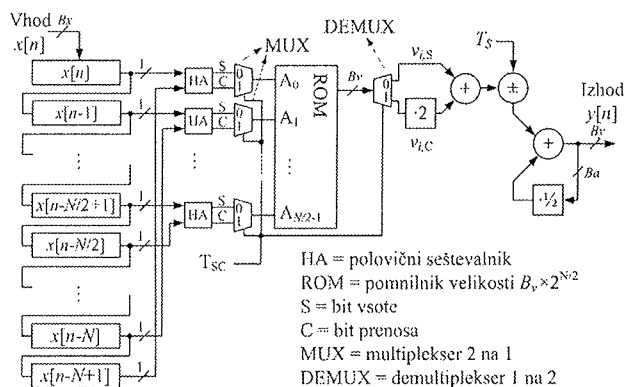
Za sita s sodo simetrijo ob upoštevanju (5) zapišemo (4) z:

$$\begin{aligned} v_i[n] &= \sum_{k=0}^{N/2-1} h[k](b_i[n-k] + b_i[n-N+1+k]) \\ &= \sum_{k=0}^{N/2-1} h[k](b_{i,s}[n-k] + 2b_{i,c}[n-k]) \\ &= v_{i,s}[n] + 2v_{i,c}[n]. \end{aligned} \quad (7)$$

Pri tem sta b_i binarni spremenljivki vrednosti 0 ali 1. S seštevanjem dobimo bit vsote $b_{i,s}$ in bit prenosa $b_{i,c}$ ter odgovarjajoči delni vsoti $v_{i,s}$ in $v_{i,c}$ izračunani vnaprej iz polovice koeficientov po:

$$v_{i,z}[n] = \sum_{k=0}^{N/2-1} h[k]b_{i,z}[n-k]. \quad (8)$$

Pri tem smo z "z" označili S ali C. Ker ima $b_{i,C}$ za dvakrat večjo utežno vrednost od $b_{i,S}$ moramo $v_{i,C}$ pomnožiti z dve. Na račun zmanjšanja pomnilniškega prostora, moramo za izračun ene delne vsote v_i pomnilnik naslavljati dvakrat. Ustrezno blokovno shemo sita v PA s prepolovljenim številom naslovnih linij prikazuje slika (2).



Slika 2: Zmanjšanje pomnilniškega prostora za sita FIR s sodo simetrijo koeficientov iz 2^N na $2^{N/2}$ naslovov.

Pri tem sta T_S in T_{SC} kontrola signala za zamenjavo predznaka $v_{0,S}$ oz. za naslavljanje $v_{i,S}$ in $v_{i,C}$.

3.1 Nasprotno simetrični zapis delnih vsot

Kot smo dejali uvodoma lahko, v klasični PA, z nasprotno simetričnim zapisom delnih vsot prepolovimo potreben pomnilniški prostor. Mi predlagamo dodatno prepolovitev pomnilniškega prostora za sito FIR s prepolovljenim številom naslovnih linij (glej sliko 2). Delne vsote polovice koeficientov izračunane po (8) zapišemo nasprotno simetrično z:

$$s_i[n] = \sum_{k=0}^{N/2-1} h[k]b_i[n-k] - \frac{1}{2} \sum_{k=0}^{N/2-1} h[k] \quad (9)$$

Primerjavo tako izračunanih in klasičnih delnih vsot prikazuje tabela 1.

Tabela 1: Klasične in nasprotno simetrične delne vsote iz polovice koeficientov s sodo simetrijo.

Naslov	v	s
00...000	0	$\frac{1}{2}(-h[N/2-1] - \dots - h[1] - h[0])$
00...001	$h[0]$	$\frac{1}{2}(h[N/2-1] - \dots - h[1] + h[0])$
...	...	...
01...111	$h[N/2-2] + \dots + h[1] + h[0]$	$\frac{1}{2}(-h[N/2-1] + \dots + h[1] + h[0])$
10...000	$h[N/2-1]$	$\frac{1}{2}(+h[N/2-1] - \dots - h[1] - h[0])$
...	...	...
11...110	$h[N/2-1] + \dots + h[2] + h[1]$	$\frac{1}{2}(+h[N/2-1] + \dots + h[1] - h[0])$
11...111	$h[N/2-1] + \dots + h[1] + h[0]$	$\frac{1}{2}(+h[N/2-1] + \dots + h[1] + h[0])$

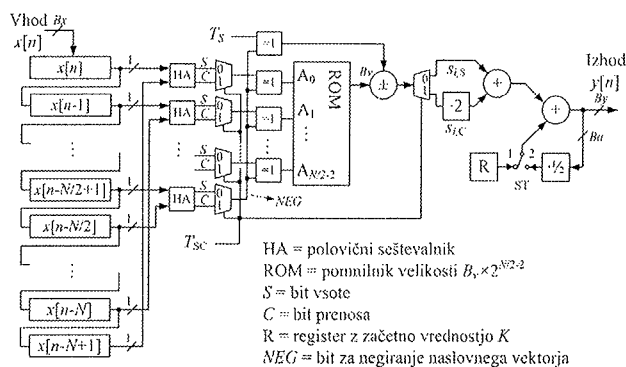
Nasprotno simetrične delne vsote povzročijo konstantno odstopanje izhoda y , kar izračunamo z:

$$\begin{aligned} \hat{y} &= -s_{0,S} + \sum_{i=1}^{B_x-1} s_{i,S} 2^{-i} - 2s_{0,C} + 2 \sum_{i=1}^{B_x-1} s_{i,C} 2^{-i} \\ &= -v_{0,S} - 2v_{0,C} + \sum_{i=1}^{B_x-1} (v_{i,S} + 2v_{i,C}) 2^{-i} + \frac{3}{2} \sum_{k=0}^{N/2-1} h[k] 2^{-B_x+1} \\ &= y + \frac{3}{2} \sum_{k=0}^{N/2-1} h[k] 2^{-B_x+1} \end{aligned} \quad (10)$$

Pri tem sta $\hat{y}$ ter y dejanska in želena izhodna vrednost. Zaradi preglednosti smo v enačbi (10) izpustili časovni indeks n . Odstopanje $\hat{y}$ od y lahko kompenziramo, če v register aritmetične enote zapišemo začetno vrednost:

$$K = -\frac{3}{2} \sum_{k=0}^{N/2-1} h[k]. \quad (11)$$

Začetna vrednost se prišteva le prvi delni vsoti v_{B_x-1} . V postopku iterativnega seštevanja in deljenja delnih vsot se začetna vrednost deli z $2^{(B_x-1)}$ in tako v celoti kompenzira odstopanje izhodnih vrednosti. Zaradi nasprotno simetričnega zapisa, v pomnilniku pomnimo le prvo polovico delnih vsot "s" v tabeli 1. Drugo polovico generiramo iz obstoječih delnih vsot z negiranjem bitov naslovnega vektorja $[A_0, A_1, \dots, A_{N/2-1}]^T$ in zamenjavo predznaka tako naslovljene delne vsote. Ustrezno blokovno shemo sita prikazuje slika (3).



Slika 3: Sito v PA z zmanjšanjem pomnilniškega prostora iz 2^N na $2^{N/2-1}$ naslovov.

Pri tem sta T_S in T_{SC} kontrolna signala za zamenjavo predznaka delnih vsot $s_{0,S}$ oz. za naslavljanje delnih vsot $s_{i,S}$ in $s_{i,C}$. Z vrati ekskluzivni ALI tvorimo eniški komplement naslovnega vektorja za primere, ko se DV nahaja v drugi polovici tabele 1 ($NEG = 1$). S tem naslovimo ustrezno DV v prvi polovici tabele 1, ki pa ji moramo zamenjati še predznak (tvorimo dvojiški komplement). Predznak zamenjamo tudi delnim vsotam $s_{0,S}$, zato T_S in NEG preko funkcije ekskluzivni ALI krmilita vezje za generiranje dvojiškega komplementa števila. Dvojiški kom-

plement DV tvorimo, če ima T_S ali NEG vrednost 1. Prva delna vsota $s_{Bx-1,S} + 2s_{Bx-1,C}$ je korigirana z začetno vrednostjo K shranjeno v registru R s katero kompenziramo odstopanje y zaradi nasprotno simetričnega zapisa DV. Stikalo ST je v položaju 1. Za ostale primere je stikalo ST v položaju 2.

4. Modificirana PA in sita FIR z linearnim potekom faze

Kot sledi iz /8, 9/ temelji modificirana PA na premaknitvi območja vrednosti vhoda x iz intervala [-1, 1) v interval [0, 2). Ker so vrednosti x predstavljene binarno v dvojiškem komplementu, je premaknitev območja vrednosti enostavno izvedljiva s komplementom bita za predznak. V binarni obliki x sedaj zapišemo z:

$$x[n] = \sum_{i=0}^{Bx-1} b_i[n]2^{-i}. \quad (12)$$

Ker ni bita za predznak oz. ima vrednost nič, izhod y izračunavamo le z operacijo seštevanja:

$$y[n] = \sum_{i=0}^{Bx-1} g_i[n]2^{-i}. \quad (13)$$

Pri tem je g modificirana DV izračunana z:

$$g_i = v_i - \frac{1}{2} \sum_{k=0}^{N-1} h[k] \left[1 + \frac{2^{-Bx}}{1 - 2^{-Bx}} \right] = v_i - K_1 \quad (14)$$

in je v_i klasična DV izračunana s (4). Z modifikacijo v_i v (14) kompenziramo premaknitev vhoda x in zagotovimo območje izhodnih vrednosti v intervalu [-1, 1).

V poglavju 5 opisan postopek prepolovitve števila naslovnih linij lahko vpeljemo tudi v vezje modificirane PA. Glede na to, da se sedaj DV izračunava z vektorjem bitov vsot S in bitov prenosov C v dveh korakih, zapišemo (14) z:

$$g_i = v_{i,S} + 2v_{i,C} - K_1 = \left(v_{i,S} - \frac{K_1}{3} \right) + 2 \left(v_{i,C} - \frac{K_1}{3} \right). \quad (15)$$

Pri tem sta $v_{i,S}$ in $v_{i,C}$ klasični delni vsoti izračunani iz polovice koeficientov z (8) in je K_1 konstanta iz (14) s katero kompenziramo premaknitev x. V pomnilniku pomnimo torej delne vsote polovice koeficientov izračunane z:

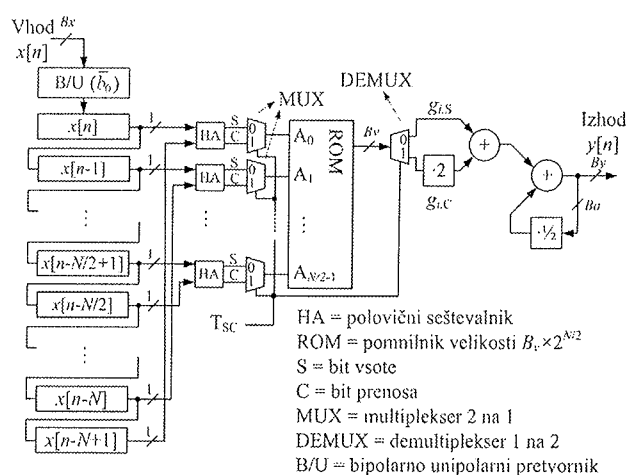
$$g_{i,z} = v_{i,z} - \frac{1}{6} \left(1 + \frac{2^{-Bx}}{1 - 2^{-Bx}} \right) \sum_{k=0}^{N-1} h[k] = v_{i,z} - K_2 \quad (16)$$

Pri tem smo z "z" označili S ali C ter so $v_{i,z}$ klasične DV iz polovice koeficientov $h[k]$ izračunane z (8). Prikazuje jih tabela 2.

Tabela 2: Klasične in modificirane delne vsote iz polovice koeficientov s sodo simetrijo.

Naslov	$v_{i,S}, v_{i,C}$	$g_{i,S}, g_{i,C}$
00...000	0	$-K_2$
00...001	$h[0]$	$h[0] - K_2$
.	.	.
11...111	$h[N/2-1] + \dots + h[1] + h[0]$	$h[N/2-1] + \dots + h[1] + h[0] - K_2$

Ustrezno blokovno shemo sita v modificirani PA in s prepolovljenim številom naslovnih linij prikazuje slika 4.



Slika 4: Sito v modificirani PA z zmanjšanjem pomnilniškega prostora iz 2^N na $2^{N/2}$ naslovov.

Za razliko od vezja s klasično PA na sliki 2 v vezju z modificirano PA ni odštevanja zadnje delne vsote, kar pomeni, da ne potrebujemo vezja za tvorjenje dvojiškega komplementa in vezja za generiranje kontrolnega signala T_S .

5. Rezultati

Z matematičnim orodjem Matlab smo zgradili simulacijske modele treh sit v PA:

- klasična PA (PA),
- klasična PA s prepolovljenim številom naslovnih linij (PA 1),
- klasična PA s prepolovljenim številom naslovnih linij in nasprotno simetričnimi zapisom DV (PA 2),

ter dveh sit v modificirani PA:

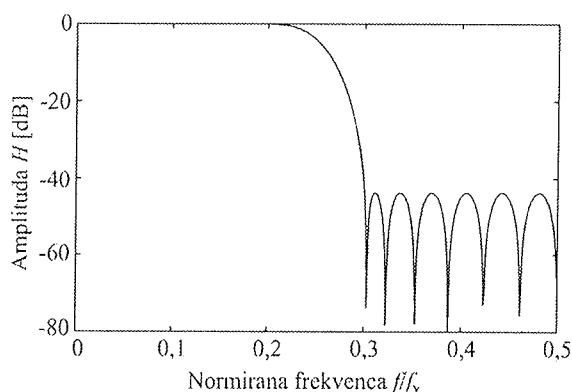
- modificirana PA (MPA),
- modificirana PA s prepolovljenim številom naslovnih linij (MPA 1).

V modelih smo zajeli vplive kvantizacije vhodnega signala, delnih vsot, aritmetične enote in izhodnega signala.

Za primerjavo smo izbrali optimalno minimaks nizko-prepustno sito stopnje $N-1 = 29$, s prepustnim pasom od 0 do $0,2f_v$ in zapornim pasom od $0,3f_v$ do $0,5f_v$. Pri tem je f_v frekvenca vzorčenja. Koeficiente impulznega odziva smo izračunali z Remez menjalnim algoritmom in normirali na maksimalno amplitudo frekvenčnega odziva vrednosti ena. Referenčne vrednosti osnovnih frekvenčnih parametrov omenjenega sita so:

- ojačenje v prepustnem pasu $PBG = 0,9993$,
- slabljenje v zapornem pasu $SBA = -43,76$ dB,
- slabljenje sita $A = 43,76$ dB.

Amplitudni spekter sita prikazuje slika 5.



Slika 5: Amplitudni spekter nizko-prepustnega sita stopnje 29.

Ker gre v PA za celoštevilsko aritmetiko, je potrebno koeficiente $h[n]$ oz. delne vsote ustrezno normirati, da preprečimo prekoračitev območja izhodnega signala $[-1, 1]$. Kot je bilo zapisano v /9/ se normiranje h izvaja na maksimalno absolutno vrednost frekvenčnega odziva Hz :

$$h_{norm}[n] = \frac{h[n](1 - Q_y)}{\max |H(e^{j\omega})|}, \quad n=0,1,\dots,N-1, \quad (17)$$

Pri tem je Q_y stopnja kvantizacije izhodnega signala in je $Q_y = 2^{-(B_y-1)}$. Tudi pri zapisu DV smo omejeni s končno dolžino besede in maksimalna DV ne sme preseči območja za zapis DV. Zato DV delimo z 2^i , kjer i predstavlja najmanjše pozitivno celo število pri katerem je izpolnjen pogoj maksimalne DV. S tem smo zmanjšali dinamično območje y , kar delno kompenziramo z zamikom podatkovnih linij aritmetične enote, ki jih vodimo na izhod, za i bitov v levo. Kompenzacija je smiselna ob pogoju, da je $B_a \geq B_y + i$. Pri tem sta B_a dolžina aritmetične enote in B_y je dolžina izhodne besede.

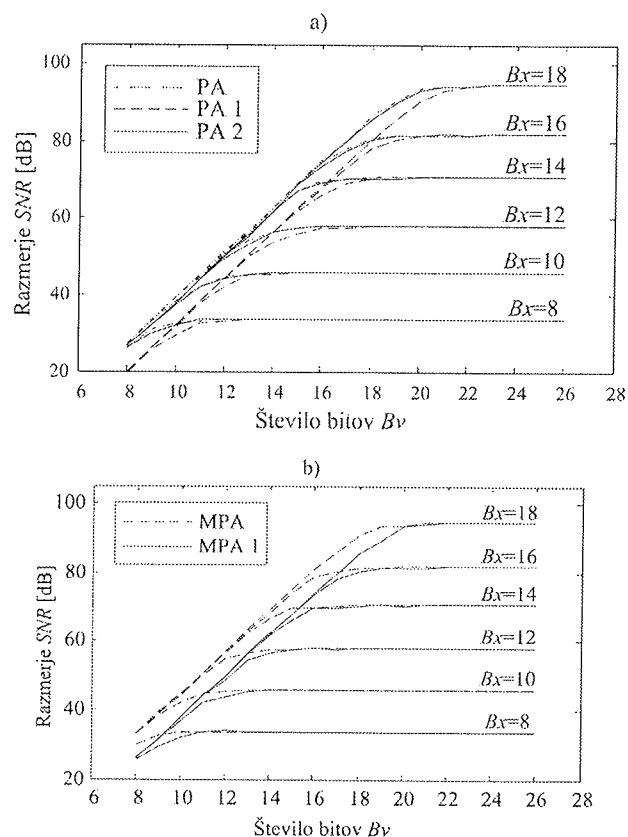
Za primere, ko so koeficienti $h[n]$ izrazito pozitivni ali negativni¹, nasprotno simetrični zapis DV bolje izkoristi omejeno območje za zapis vrednosti. Posledično so normirane DV in dinamično območje y večje. Tudi za realizirane oblike sit se

je, kot v /9/, pokazala prednost modificirane PA. Za siti v modificirani PA, kakor tudi za sito v klasični PA z nasprotno simetričnimi DV, so bili normirani koeficienti $h[n]$ dvakrat večji od tistih v klasični PA. Ustrezne koeficiente normiranja 2^i , za posamezno sito prikazuje tabela 3.

Tabela 3: Koeficienti normiranja za posamezno aritmetiko.

Aritmetika	Koeficient normiranja 2^i
PA	4
PA 1	4
PA 2	2
MPA	2
MPA 1	2

Opazovali smo časovne odzive struktur na beli šum. Iz odstopanj med kvantiziranimi in referenčnimi odzivi smo določili šum izhodnega signala ter izračunali razmerje signal-šum (razmerje SNR). Razen velikosti pomnilniškega prostora se posamezne strukture bistveno razlikujejo predvsem po delnih vsotah. Zato smo ločeno opazovali vpliv kvantizacije vhodnega signala in delnih vsot, vrednosti v aritmetični enoti in izhodne vrednosti pa smo zapisali z 32 biti. Vpliv omejene dolžine vhoda in DV na razmerje SNR prikazujeta sliki 6 a) in b).



Slika 6: Potek razmerja SNR v odvisnosti od števila bitov B_v , B_x je parameter (PA – klasična PA, PA 1 – PA s prepolovljenim številom naslovnih linij, PA2 – PA s prepolovljenim številom naslovnih linij in nasprotno simetričnimi zapisom DV, MPA – modificirana PA, MPA 1 – modificirana PA s prepolovljenim številom naslovnih linij).

¹ To je lastnost predvsem nizkoprepustnih sit.

Iz primerjave poteka krivulj PA in PA 1 na sliki 6 a) je razvidno zmanjšanje razmerja SNR za sito s prepolovljenim številom naslovnih linij (PA 1) pri enaki stopnji kvantizacije. V obeh primerih je koeficient normiranja enak, zato gre zmanjšanje razmerja SNR na račun izračuna DV v dveh korakih, ki je posledica postopka zmanjšanja pomnilniškega prostora. Z nasprotno simetričnim zapisom DV lahko, predvsem za nizko-prepustna sita, uporabimo ugodnejše normiranje DV in tako dosežemo razmerja SNR, ki so primerljiva s klasično PA. Tak primer prikazuje potek krivulj PA 2 na sliki 6. a). Negativen vpliv postopka izračunavanja DV v dveh korakih na razmerje SNR je razviden tudi iz poteka krivulj MPA in MPA 1 na sliki 6 b). Zaradi postopka prepolovitve števila naslovnih linij moramo torej bitno število B_v povečati za ena, če želimo obdržati enako razmerje SNR. Zaradi ugodnejšega normiranja (glej tabelo 3) dosegamo, ob enaki stopnji kvantizacije, z modificirano PA večje razmerje SNR glede na klasično PA (glej poteke krivulj PA in MPA na sliki 6. a oz. b). Z uporabo postopka prepolovitve števila naslovnih linij v modificirani PA dosegamo podobno razmerje SNR kot v klasični PA (glej poteke krivulj PA in MPA 1 na sliki 6. a) oz. b).

6. Zaključek

V prispevku smo predstavili načine zmanjšanja potrebnega pomnilniškega prostora za shranjevanje DV digitalnih sit v klasični in modificirani PA. Pri delu smo se omejili na sita z linearnim potekom faze, katerih posebnost je simetrija koeficientov impulznega odziva. Zaradi simetrije je dovolj, če v pomnilniku pomnimo delne vsote polovice koeficientov impulznega odziva. Postopek omogoča zmanjšanje pomnilniškega prostora iz 2^N na $2^{N/2}$ naslovov. Drug pristop temelji na nasprotno simetričnem zapisu delnih vsot. V pomnilniku pomnimo le prvo polovico nasprotno simetričnih DV. Drugo polovico generiramo iz prve z ustreznim naslavljanjem in spremembo predznaka. S tem dosežemo zmanjšanje pomnilniškega prostora iz 2^N na 2^{N-1} naslovov. V prispevku predlagamo združitev obeh pristopov. Nasprotno simetrične delne vsote generiramo sedaj le iz polovice simetričnih koeficientov $h[n]$. Za primer sita s sodo simetrijo tako dosežemo zmanjšanje pomnilniškega prostora iz 2^N na $2^{N/2-1}$. Zaradi dvojnega naslavljanja pomnilnika v procesu izračunavanja ene DV, se poveča minimalno potrebno število bitov B_v , pri katerem dosežemo maksimalno možno razmerje SNR. Z uporabo nasprotno simetričnih DV uspemo, za sita z izrazito pozitivnimi ali negativnimi koeficienti, doseči enako razmerje SNR kot v klasični PA.

Modificirana oblika PA že v osnovi prinaša dve prednosti v primerjavi s klasično PA: manj kompleksno vezje in večje dinamično območje izhoda y . Posledično tudi večje raz-

merje SNR pri enaki stopnji kvantizacije. Slednje je prisotno pri sitih z izrazito pozitivnimi ali negativnimi koeficienti. Z vpeljavo postopka razpolovitve števila naslovnih linij v modificirano PA se razmerje SNR sicer zmanjša, vendar še zmeraj dosega nivo klasične PA.

7. Literatura

- /1/ E. Anderson, "A digital filter implemented in parallel form", presented at the 1971 Symp. Digital Filtering, Imperial College, London, England, Aug. 1971.
- /2/ S. Zohar, "New hardware realizations on nonrecursive digital filters", IEEE Trans. Comput., vol. C-22, pp. 328-347, Apr. 1973.
- /3/ Stanley A. White, Applications of Distributed Arithmetic to Digital Signal Processing: A Tutorial Review, IEEE ASSP Magazine, pages 4-19, Jul. 1989.
- /4/ L. Mintzer, "FIR Filters with Filed-Programmable Gate Arrays," Journal of VLSI Signal Processing, 6, 119 - 127 (1993).
- /5/ A. Chorevas, D. Reisis, "Efficient Systolic Array Mapping of FIR Filters Used in PAM-QAM Modulators," Journal of VLSI Signal Processing Systems, v.35 n.2, p.179-186, September 2003.
- /6/ D. Osebik, B. Kostanjevec, B. Jarc, M. Solar, R. Babič, "Izvedba nerekurzivnega digitalnega sita s programirljivim poljem logičnih vezij v strukturi porazdeljene aritmetike" Informacije MIDEM, št. 3 (1997), str. 195-202.
- /7/ D. Osebik, R. Babič, Rudolf, M. Solar, "Adaptivna struktura s polji programirnih vezij za izvedbo nerekurzivnih digitalnih sit," Informacije MIDEM, september 2003, letn. 33, št. 3(107), str. 170-177.
- /8/ B. Jarc, R. Babič, M. Solar, M. Brumec, "Modificirana oblika porazdeljene aritmetike," Zbornik pete Elektrotehniške in računalniške konference ERK '96, 19. - 21. september 1996, Portorož, Slovenija, Str. A/113-116.
- /9/ R. Babič, B. Jarc, "Uporaba modificirane oblike porazdeljene aritmetike za osnovno in kaskadno izvedbo digitalnih sit," Informacije MIDEM, 1999, let. 29, št. 3, str. 136-142.

doc. dr. Bojan JARC,
izr. prof. dr. Rudolf BABIČ,
oba UNIVERZA V MARIBORU,
FAKULTETA ZA ELEKTROTEHNIKO,
RAČUNALNIŠTVO IN INFORMATIKO
2000 Maribor, Smetanova 17.
Email: bojan.jarc@uni-mb.si,
rudolf.babic@uni-mb.si
tel. (02) 220 7235, fax. (02) 251 1178

Prispelo (Arrived): 19. 12. 2005; Sprejeto (Accepted): 30. 01. 2006